

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 57095650
PUBLICATION DATE : 14-06-82

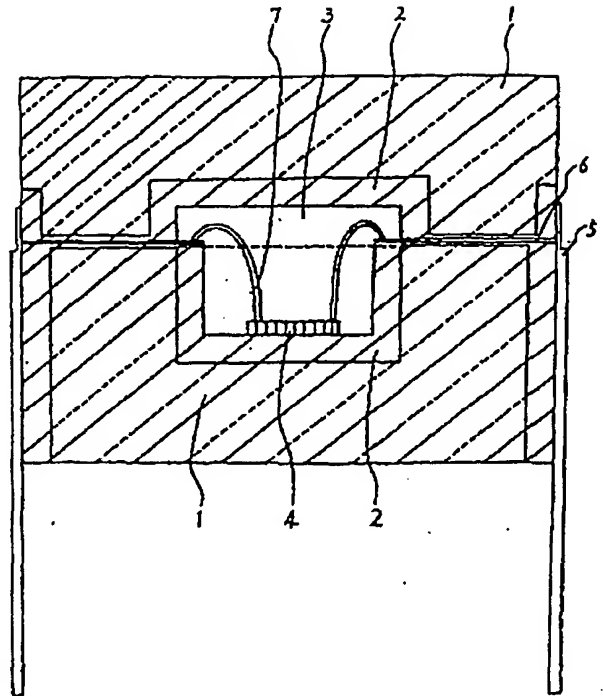
APPLICATION DATE : 05-12-80
APPLICATION NUMBER : 55171615

APPLICANT : NEC CORP;

INVENTOR : HARASAWA FUMIO;

INT.CL. : H01L 23/06

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To obtain the device having long life in spacial surroundings by forming one part of a package by lead and obstructing the reaching of radiation from the outside to a chip.

CONSTITUTION: The package having structure of which the outside of a ceramic material 2 is thickly coated with lead 1 is used for the device, which is loaded on an artificial satellite and employed in the surroundings of radiation of space. An encasing position of the semiconductor chip 4 is mounted into a concave section of the lower side package, and external leads 5 are attached through wires 7 and connecting wiring 6, but the ceramic materials 2 of wiring inserting sections are thinned as much as possible, and clearance sections not covered with the lead 1 are narrowed. The package is assembled in such a manner that the ceramic material 2 section is fabricated and the molds of lead are mounted up and down. Accordingly, the device can be given radiation resisting property, and the device having long life in the spacial surroundings can be manufactured.

COPYRIGHT: (C) JPO

JP-A 57-95650(Ref:1)

SPECIFICATION

1. TITLE OF THE INVENTION

5 Semiconductor Device

2. WHAT IS CLAIMED IS

A semiconductor device, characterized in that a part of a package is formed of lead so as to prevent extraneous radiation from reaching a chip.

10 3. DETAILED EXPLANATION OF THE INVENTION

The present invention relates generally to a semiconductor device, and more specifically to a structure capable of preventing extraneous radiation from reaching a chip.

15 Parts mounted on artificial satellites must be resistant to radiation because they are placed in cosmic radiation environments. Parts mounted on artificial satellites having an extended life are required to withstand a radiation dose of at least 10^5 rad (a unit of absorbed dose of radiation, corresponding to the absorption of 100 erg per 1 gram of material). However, a conventional semiconductor device such as a semiconductor integrated circuit is susceptible to damage due to radiation irradiation. For instance, the semiconductor integrated circuit is often found to fail
20 irreversibly or deteriorate upon exposure to an absorbed dose of at most 10^5 rad.

An object of the invention is to prevent an irreversible failure or deterioration of a semiconductor integrated circuit mounted on an artificial satellite by forming a part
30 of a semiconductor package of lead, thereby preventing transmission of most electron beams received by the satellite in space.

To accomplish this object, the present invention makes use of lead of at least 3.8 mm in thickness, thereby
35 achieving nearly complete prevention of transmission of electron beams of up to 4 MeV that are a substantial part of electron beams received in an artificial satellite.

Next, one embodiment of the invention applied to a ceramic packaged semiconductor integrated circuit is explained. In Fig. 1, reference numeral 1 represents lead, 2 a ceramic, 3 a cavity, 4 a chip, 5 a lead, 6 an interconnected portion, and 7 a wire. In the vicinity of the interconnected portion, an electron beam protecting lead is not provided so as to avoid a short-circuit between the lead and the interconnected portion. A portion with no lead provided should preferably be as narrow as possible to minimize entrance of electron beams. As shown by a broken line, the chip is located underneath the highest position of a lower lead portion, and this lower lead portion has a sufficient thickness. With this arrangement, it is possible to prevent electron beams of up to 4 MeV incident on the package from reaching the chip. In this embodiment, the lead has a thickness of at least 3.8 mm. For package fabrication, molds for the lead and ceramic shown in Fig. 1 are first made. Then, chip mounting and wire bonding are carried out using a ceramic portion alone. Finally, chip molds are attached to the upper and lower portions of the ceramic.

According to the present invention as explained above, it is possible to achieve a semiconductor integrated circuit that is resistant to radiation and has an extended life even in a space environment.

4. Brief Explanation of the Drawing

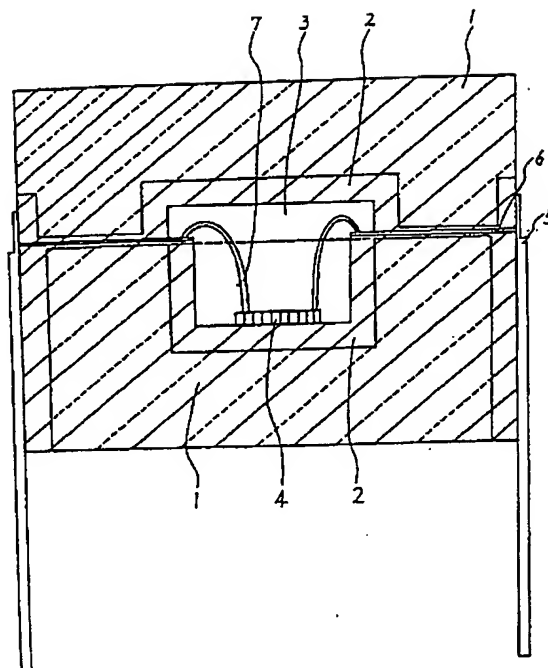
Fig. 1 is a sectional view of a D.I.P. (dual in-line package) type semiconductor integrated circuit according to the embodiment of the invention.

In Fig. 1, 1 represent lead, 2 a ceramic, 3 a cavity, 4 a chip, 5 a lead, 6 an interconnected portion, and 7 a wire.

Your ref:000551-20400
Our ref :13733
(JP-A 57-95650)

Ref:1

Fig 1



13733 ①

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57-95650

⑤ Int. Cl.³
H 01 L 23/06

識別記号 庁内整理番号
7738-5F

⑬ 公開 昭和57年(1982)6月14日

発明の数 1
審査請求 未請求

(全 2 頁)

④ 半導体装置

東京都港区芝五丁目33番1号日

本電気株式会社内

① 特 願 昭55-171615

① 出 願 人 日本電気株式会社

② 出 願 昭55(1980)12月5日

東京都港区芝5丁目33番1号

③ 発 明 者 原澤文男

② 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

外部からの放射線がチップへ到達するのを阻止するように、パッケージの一部を鉛で構成したことを特徴とする半導体装置。

3. 発明の詳細な説明

本発明は、半導体装置に係り、特に外部からの放射線のチップへの到達を阻止する構造に関するものである。

人工衛星搭載用の部品には、宇宙において放射線環境にさらされることにより耐放射線性が必要である。長期寿命の人工衛星に対しては、 10^4 rad (1 rad とは物質1gの吸収するエネルギーが100 ergである場合の吸収線量)以上の放射線の線量に耐えることが要求されている、ところが、従来

の半導体集積回路などの半導体装置は、放射線の照射により損傷を受けやすく、半導体集積回路では、 10^4 rad 以下の吸収線量で不可逆的故障あるいは、劣化を引き起こすものが多いという懸念があった。

本発明の目的は、パッケージの一部を鉛で構成することにより宇宙において人工衛星内で受ける殆んど電子線の透過を阻止し、半導体集積回路において不可逆的故障あるいは劣化の発生を防止することである。

この目的のため本発明は特に厚さ3.8mm以上の鉛で人工衛星内において受ける殆んど電子線である4MeV迄の電子線の透過をほぼ完全に阻止することを利用する。

次に本発明の構成をセラミックパッケージを用いた半導体集積回路に実現する場合の実施例を用いて説明する。第1図において1は鉛、2はセラミック 3はキャビティ(空洞)、4はチップ、5はリード、6は配線部分、7はワイアである。6の配線部分付近には、当該配線部分との短絡を

起こさせないようにする為、電子線防護用の鉛を圧していない。鉛のない部分は可能な限り狭くして、電子線の侵入を最小にする。また図に破線で示したようにチップは下側の鉛の最高位置よりも下側に位置するようにし、下側の鉛は充分厚くしておく。以上の構造により、パッケージに侵入してきた4MeVまでの電子線がチップに到達するのを防ぐことが可能となる。本実施例では鉛の厚さは3.8mm以上である。製造は、第1図に示される鉛及びセラミックの型をつくり、まずセラミック部分だけを用いてチップの取り付け、ワイヤボンディングを行いその後、鉛の型を上・下に取り付けることにより行い、

以上本発明によれば耐放射線性を有し、宇宙環境においても長期の寿命を持つ半導体集積回路を実現できる。

4. 図面の簡単な説明

第1図は本発明の実施例のD.I.P. (Dual In-Line Package) 型半導体集積回路の断

面図である。

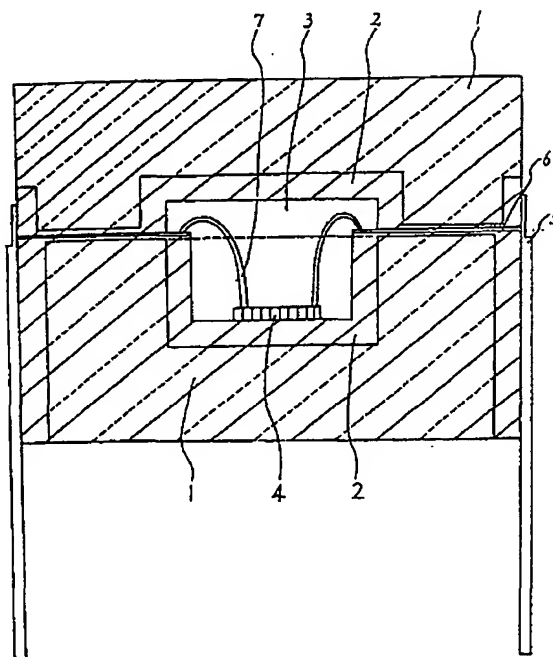
尚図において、

1……鉛、2……セラミック、3……キャビティ (空洞)、4……チップ、5……リード、6……配線部分、7……ワイヤ。

代理人 弁理士 内 原 晋



第1図



Ref 1